



UNIVERSIDAD NACIONAL DE LA PLATA
FACULTAD DE INFORMÁTICA

**Arquitectura I
APREF
Segundo semestre 2011**

Profesor a cargo: Enrique Orellana

Días, horarios y aulas: Semana del 10 al 14 de octubre, de 19 a 22 hs. Aula

OBJETIVOS

Los objetivos del curso son, básicamente, repasar los contenidos de la materia, revisar la bibliografía, y analizar en detalle aquellos aspectos más complejos que, por lo general, son de difícil comprensión para el alumno.

ALCANCE

Destinado a alumnos que hayan cursado y aprobado los trabajos prácticos de la materia.

METODOLOGÍA

Se informará, previo al dictado de cada clase, los contenidos a desarrollar, a los efectos de que el alumno asista con los temas leídos, y preparado para comprender los temas que se desarrollen durante la misma.

La clase será participativa, proponiéndosele al alumno consultar sobre los temas desarrollados o no durante la clase, y en particular sobre aquellos que, por experiencia previa, resultan más dificultosos de entender. Se desarrollarán los temas de cada clase en forma clara y concisa, poniéndose énfasis en los temas más importantes y/o imprescindibles, para que el alumno tenga una comprensión profunda de la Arquitectura de las computadoras modernas.

Dado que la materia y el examen final requerido para su aprobación es teórico-práctico, se propone tentativamente organizar el curso en 4 clases teóricas y 1 práctica. En esta última se revisarán problemas típicos como los usados para las evaluaciones de los exámenes finales. Para ello el alumno deberá tener un conocimiento básico de algoritmos y el lenguaje de programación Assembly del procesador 80x86 de Intel (eventualmente el repertorio de instrucciones del procesador MC6809 de Motorola).

Se anexa el programa de la Asignatura y la Bibliografía propuesta:



UNIVERSIDAD NACIONAL DE LA PLATA
FACULTAD DE INFORMÁTICA

Programa de Arquitectura I –

1) Arquitectura y Organización:

- Concepto
- Relación de Arquitectura con Organización de Computadoras
- Modelo de von Neumann.
- Subsistemas CPU, Memoria y E/S : concepto y breve descripción de cada uno.
- Bus : concepto.
- Otros modelos de organización.

2) Modelización de unidades de almacenamiento:

- Celda binaria
- Registro
- Memoria: definición de memorias. Concepto de datos, direcciones y control.
- Buses de datos, direcciones y control.
- Modelo refinado de Organización.

3) Subsistema CPU, máquina de estado:

- Procesamiento secuencial de instrucciones y fases de ejecución de una instrucción.
- Procesamiento paralelo: concepto.
- Procesamiento en pipeline: descripción y análisis de performance.

4) Subsistema CPU, formato de instrucción:

- Instrucción: concepto y discusión sobre su contenido
- Máquina conceptual de 4 direcciones.
- Máquina de 3 direcciones.
- Máquina de 2 direcciones
- Máquina de 1 dirección.
- Concepto de máquina de 0 dirección.

5) Subsistema CPU, modos de direccionamiento:

- Modos de direccionamiento simple: concepto y uso.
- Modos de direccionamiento combinados: concepto y uso.
- Direccionamiento relativo al Contador de Programa: concepto y uso.
- Modelo de programación, registros de direcciones y datos, máquina de acumulador.
- Pila: concepto y uso. Máquina de 0 dirección.

6) Subsistema CPU, tipos de instrucciones:



**UNIVERSIDAD NACIONAL DE LA PLATA
FACULTAD DE INFORMÁTICA**

- Clasificación de instrucciones: movimiento de datos, aritméticas, lógicas, rotación y desplazamiento, control de programa, control de CPU, E/S, misceláneas.
 - Análisis de instrucciones típicas, instrucciones de control de programa, instrucciones de llamadas a subrutinas y su relación con la pila.
 - Análisis del uso del repertorio de instrucciones en relación al tipo.
 - Concepto de máquinas RISC y CISC.
 - Modelo de máquina RISC.
- 7) Subsistema CPU, interrupciones:
- Clasificación.
 - Tratamiento general de interrupciones, detección, procedimiento de atención, encuesta y vectorizado.
 - Retorno de interrupción.
 - Interrupciones en el 8086, interrupciones por software y por hardware, vectores, descripción y tratamiento particular de cada una.
 - Relación entre las interrupciones y el manejo de operaciones de E/S.
- 8) Subsistema E/S, puertas.
- Concepto de E/S y su relación con la CPU, tipos de puertas.
 - Concepto de puerta de Entrada y Salida paralelo.
 - Concepto de puerta de Entrada y Salida serie.
 - Tipos de transmisión serie.
 - Descripción del formato de transmisión serie asincrónica.
 - Descripción funcional de una puerta de E/S serie asincrónica, acceso a registros internos para control y determinación del estado de operación de la puerta.
 - Posibilidad de administración de la puerta por encuesta ("polling") o interrupción.
- 9) Subsistema E/S, vinculación a la CPU y memoria.
- Mapeado del subsistema E/S y la memoria.
 - Administración de las puertas por encuesta ("polling") o interrupción.
 - Tratamiento de la CPU de las operaciones de E/S, por interrupción o por software.
 - Transferencias de E/S por hardware, DMA, implementación.
- 10) Subsistema Memoria, organización.
- Clasificación de las memorias. Definición de tipos de memorias.
 - Parámetros característicos, tiempo de acceso, costo por bit, capacidad de almacenamiento.
 - Organización jerárquica de la memoria, memoria principal y memoria secundaria.
- 11) Subsistema Memoria, memoria principal y memoria caché.
- Direccionamiento de la memoria principal.



**UNIVERSIDAD NACIONAL DE LA PLATA
FACULTAD DE INFORMÁTICA**

- Memoria caché, concepto y descripción, análisis de performance, métodos de implementación típicos, múltiples niveles.

Bibliografía:

- Organización de computadoras – Un enfoque estructurado – Tanenbaum – Ed. Prentice Hall – Tercera edición
- Ingeniería Computacional – M. Mano – Ed. Prentice Hall
- Arquitectura de computadoras – Un enfoque cualitativo – Hennessy & Patterson – Ed. Mc Graw Hill.
- Microcomputer Architecture and Programming – J. Wakerly – Ed. Wiley and Sons.
- Computer Organization and Architecture – Principles of Structure and Function – Ed. Macmillan – Third edition
- Repertorio de instrucciones del i80x86 (ó MC6809)